

GAS DISCHARGE PANEL DRIVE METHOD

Publication number: JP2000155556

Publication date: 2000-06-06

Inventor: HASHIMOTO YASUNOBU; YONEDA YASUSHI;
AWAMOTO KENJI; IWASA SEIICHI

Applicant: FUJITSU LTD

Classification:

- international: G09G3/20; G09G3/28; G09G3/20; G09G3/28; (IPC1-7):
G09G3/28; G09G3/20

- European: G09G3/28T; G09G3/288C2R; G09G3/288C4D;
G09G3/288C4E

Application number: JP19980330447 19981120

Priority number(s): JP19980330447 19981120

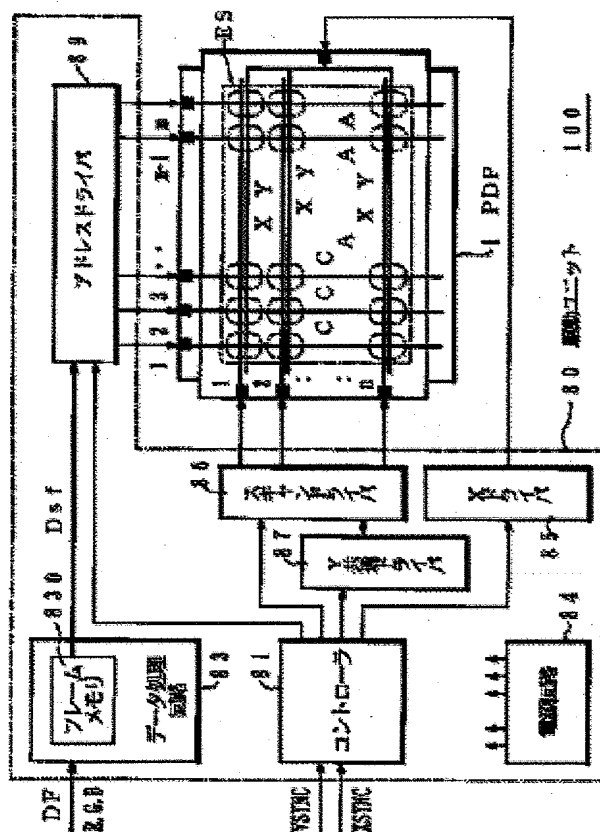
Also published as:

EP1003149 (A1)
US6680718 (B2)
US2002186186 (A1)
KR20070093381 (A)
KR20070012765 (A)

Report a data error here

Abstract of JP2000155556

PROBLEM TO BE SOLVED: To enhance reliability in addressing while avoiding extension of a required time by causing discharge of intensity depending on the state setting data equivalent to respective cells in all cells belong to a selected row at every row selection in the addressing. **SOLUTION:** An X driver 85 applies collectively a drive voltage to all main electrodes X. The main electrodes X are shared electrically by internal wiring of the X driver 85 or wiring on a connecting cable without being limited to connection on a panel. A scan driver 86 applies the drive voltage to the main electrode Y of a selected row in the addressing. A Y common driver 87 applies collectively the drive voltage to all main electrodes Y when the turn-on is kept. Further, an address driver 89 applies the drive voltage for causing the address discharge of first or second intensity to total m pieces of address electrodes A according to the sub-field data Dsf.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-155556

(P2000-155556A)

(43) 公開日 平成12年6月6日(2000.6.6)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード*(参考)
G 0 9 G 3/28		C 0 9 G 3/28	H 5 C 0 8 0
3/20	6 2 3		6 2 3 T
	6 4 1		6 4 1 E

審査請求 未請求 請求項の数16 O L (全 15 頁)

(21) 出願番号 特願平10-330447

(22) 出願日 平成10年11月20日(1998.11.20)

(71) 出願人 000003223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 橋本 康宣

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 米田 靖司

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74) 代理人 100086933

弁理士 久保 幸雄

最終頁に続く

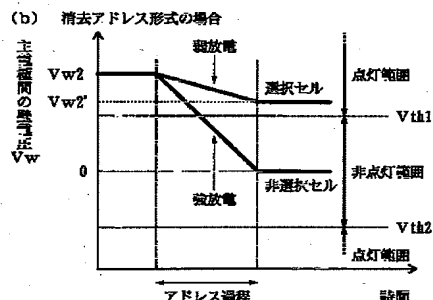
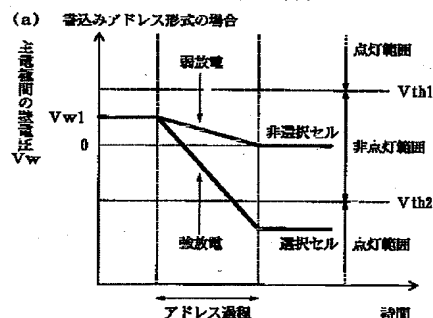
(54) 【発明の名称】 ガス放電パネルの駆動方法

(57) 【要約】

【課題】所要時間の延長を避けつつアドレッシングの信頼性を高めることを目的とする。

【解決手段】画面を構成する縦横に並んだセルに対して、各セルの状態を設定する線順次のアドレッシングを行う際に、各行選択毎に選択した行に属する全てのセルでそれぞれに該当する表示データに応じた強度の放電を起こし、それによって以後の放電におけるプライミング効果を生じさせる。

本発明を適用したAC型PDPのアドレッシングにおける
電圧の変化を示す図



【特許請求の範囲】

【請求項1】縦横に並んだセルに対して各セルの状態を設定する線順次のアドレッシングを行うガス放電パネルの駆動方法であって、アドレッシングにおける各行選択毎に、選択した行に属する全てのセルでそれぞれに該当する状態設定データに応じた強度の放電を生じさせることを特徴とするガス放電パネルの駆動方法。

【請求項2】画面を構成する縦横に並んだセルに対して、各セルの状態を設定する線順次のアドレッシングを行うガス放電パネルの駆動方法であって、アドレッシングにおける各行選択毎に、選択した行に属する全てのセルでそれぞれに該当する表示データに応じた強度の放電を生じさせることを特徴とするガス放電パネルの駆動方法。

【請求項3】縦横に並ぶセルからなる画面を有し、各セルにおいて行選択のためのスキャン電極と列選択のためのデータ電極とが交差し、当該スキャン電極及びデータ電極の少なくとも一方が壁電圧を生じさせるための誘電体層で覆われ、各列において全長にわたって放電空間が連続した構造のガス放電パネルの駆動方法であって、前記画面の全てのセルの壁電圧を2値の表示データに応じて制御する線順次のアドレッシング、及び全てのセルに交流電圧を印加する点灯維持とを繰り返す行、前記アドレッシングとして、各行選択毎に選択した行に属する全てのセルで、それぞれに該当する表示データに応じた第1強度又は第2強度の放電を生じさせることを特徴とするガス放電パネルの駆動方法。

【請求項4】前記アドレッシングを行う前に、選択行の全セルに準備パルス印加して当該各セルの壁電圧を所定のレベルに設定するアドレッシング準備を行い、当該アドレッシングにおいて、表示すべきセルに対しては第1強度の放電を生じさせて前記アドレッシング準備で設定された壁電圧のレベルを引き続く点灯維持動作で放電を再起するに十分なレベルに増大させ、表示しないセルに対しては第2強度の放電を生じさせて前記アドレッシング準備で設定された壁電圧のレベルを引き続く点灯維持動作で放電が再起不能となるレベルに低減させる請求項3記載のガス放電パネルの駆動方法。

【請求項5】前記アドレッシングを行う前に、選択行の全セルに準備パルス印加して当該各セルの壁電圧を所定のレベルに設定するアドレッシング準備を行い、当該アドレッシングにおいて、表示すべきセルに対しては第1強度の放電を生じさせて前記アドレッシング準備で設定された壁電圧のレベルを引き続く点灯維持動作で放電を再起するに十分なレベルに維持させ、表示しないセルに対しては第2強度の放電を生じさせて前記アドレッシング準備で設定された壁電圧のレベルを引き続く点灯維持動作で放電が再起不能となるレベルに低減させる請求項3記載のガス放電パネルの駆動方法。

【請求項6】前記スキャン電極に対する個別の電位制御による行選択に同期して、前記データ電極のそれぞれを1行分の表示データに応じて第1電位又は第2電位にバイアスする請求項3乃至請求項5のいずれかに記載のガス放電パネルの駆動方法。

【請求項7】前記アドレッシングにおける各行選択毎に、選択した行に属する全てのセルで1回ずつ放電を生じさせる請求項3乃至請求項6のいずれかに記載のガス放電パネルの駆動方法。

【請求項8】2番目以降の行選択においてそれ以前の行選択における放電がブライミング放電として有効になる順序で行選択を行う請求項3乃至請求項7のいずれかに記載のガス放電パネルの駆動方法。

【請求項9】前記画面の行を奇数番目の組と偶数番目の組とに分けて、組毎に時分割でアドレッシングを行い、その際に先の組のアドレッシングと後の組のアドレッシングとの間に、当該後の組に属した全てのセルに対してブライミング放電を生じさせるための電圧を印加する請求項3乃至請求項8のいずれかに記載のガス放電パネルの駆動方法。

【請求項10】前記画面の列方向の外側に、前記スキャン電極と同等の1以上の補助電極を設け、前記アドレッシングにおいて、第1番目の行選択の以前に前記補助電極に対してブライミング放電を生じさせるための電圧を印加する請求項3乃至請求項8のいずれかに記載のガス放電パネルの駆動方法。

【請求項11】前記画面の行を奇数番目の組と偶数番目の組とに分けて、組毎に時分割でアドレッシングを行い、その際に先の組のアドレッシングと後の組のアドレッシングとの間に、当該後の組の最初に選択する行に近い前記補助電極に対してブライミング放電を生じさせるための電圧を印加する請求項10記載のガス放電パネルの駆動方法。

【請求項12】縦横に並ぶセルからなる画面を有し、各セルにおいて行選択のためのスキャン電極と列選択のためのデータ電極とが交差し、当該スキャン電極及びデータ電極の少なくとも一方が壁電圧を生じさせるための誘電体層で覆われ、各列において全長にわたって放電空間が連続した構造のガス放電パネルと、前記画面の全てのセルの壁電圧を2値の表示データに応じて制御する線順次のアドレッシング、及び全てのセルに交流電圧を印加する点灯維持とを繰り返す行駆動回路とを備え、

前記駆動回路は、前記アドレッシングとして、各行選択毎に選択した行に属する全てのセルで、それぞれに該当する表示データに応じた第1強度又は第2強度の放電を生じさせることを特徴とする表示装置。

【請求項13】アドレッシングに先立つアドレッシング準備において、アドレッシングにおいて放電が生じるセルの電極間に、第1設定値から第2設定値まで単調に上

昇する電圧を印加する駆動回路を備え、当該駆動回路は当該アドレッシング準備として、当該電圧の上昇期間内に当該セルにおいて複数回の放電又は連続的な放電を生じさせて電極間の壁電圧を調整する請求項12記載の表示装置。

【請求項14】アドレッシングに先立つアドレッシング準備において、アドレッシングにおいて放電が生じるセルの電極間に、第1設定値から第2設定値まで単調に上昇する電圧を印加することによって、当該電圧の上昇期間内に当該セルにおいて複数回の放電又は連続的な放電を生じさせて電極間の壁電圧を調整する請求項4又は請求項5記載のガス放電パネルの駆動方法。

【請求項15】縦横に並んだセルに対して各セルの状態を設定する点順次のアドレッシングを行うガス放電パネルの駆動方法であって、アドレッシングにおける各セル選択毎に、選択したセルでそれに該当する状態設定データに応じた強度の放電を生じさせることを特徴とするガス放電パネルの駆動方法。

【請求項16】壁電荷によるメモリ機能を有する複数の放電セルがマトリクス状に配列されたガス放電パネルの駆動方法であって、

マトリクス配列された全ての放電セルに所定の準備パルスと同時に印加して当該各放電セルの壁電荷を所定のレベルに設定するアドレス準備ステップと、前記壁電荷が形成された全放電セルに線順次のアドレス放電を行わせるアドレスステップと、マトリクス配列された全ての放電セルに所定のサステインパルスを共通に印加して前記アドレスされた放電セルに維持放電を行わせる表示ステップとを有し、

前記アドレスステップにおいて、アドレスすべき放電セルに対しては引き続き表示ステップで放電を再起するに十分な壁電荷を蓄積できるレベルの放電用電圧を印加することにより第1強度の放電を生じさせ、アドレスしない放電セルに対しては前記アドレス準備ステップに設定された壁電荷のレベルを引き続き表示ステップで放電が再起不能となるレベルに低減させる第2強度の放電を生じさせることを特徴とするガス放電パネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、PDP (Plasma Display Panel : プラズマディスプレイパネル)、PALC (Plasma Addressed Liquid Crystal : プラズマアドレス液晶) に代表されるガス放電パネルの駆動方法及びそれを用いた表示装置に関する。

【0002】PDPは、カラー表示の実用化を機に大画面のテレビジョン表示デバイスとして普及しつつある。市場が拡大するにつれて、動作の信頼性に対する要求も厳しくなっている。

【0003】

【従来の技術】カラー表示デバイスとして3電極面放電構造のAC型PDPが商品化されている。これは、マトリクス表示の行(ライン)毎に点灯維持のための一対の主電極が配置され、列毎にアドレス電極が配置されたものである。セル間の放電干渉を防止する隔壁はストライプ状に設けられており、各列の全長にわたって放電空間は連続している。AC型であるので、表示に際しては主電極を覆う誘電体層に帯電する壁電荷によるメモリ機能が利用される。すなわち、一対の主電極の一方をスキャン電極としアドレス電極をデータ電極とする線順次形式で表示内容に応じた各セルの帯電状態を制御するアドレッシングを行い、その後全ての主電極に対して一斉に交番極性の点灯維持電圧(V_s)を印加する。これにより、所定量以上の壁電荷の存在するセルのみで壁電圧(V_w)と印加電圧とを合わせたセル電圧(V_c)が放電開始電圧(V_f)を越え、それによって点灯維持電圧の印加毎に基板面に沿った面放電が生じる。点灯維持電圧の印加周期を短くすれば見かけの上で連続した点灯状態が得られる。

【0004】テレビジョン映像のような時系列の画像の表示に際しては、アドレッシングと点灯維持とが繰り返される。通常、表示の乱れを防止するため、ある画像の点灯維持の終了後に次の画像のアドレッシングに先立って画面全体の帯電状態を均一化するアドレッシング準備が行われる。

【0005】従来のアドレッシングは、点灯させるセル又は点灯させないセルのどちらかのみでアドレス放電を生じさせて壁電荷の帯電量(壁電圧)を変化させるものであった。書込みアドレス形式では、アドレッシング準備として画面内に残留している壁電荷を消去し、点灯させるセルのみでアドレス放電を生じさせて当該セルに適量の壁電荷を形成する。消去アドレス形式では、アドレッシング準備として全てのセルに適量の壁電荷を形成し、点灯させないセルのみでアドレス放電を生じさせて当該セルの壁電荷を消去する。

【0006】

【発明が解決しようとする課題】上述した線順次のアドレッシングでは、アドレス放電を起し易くするブライミング効果に寄与する電荷は、アドレッシング準備の放電で生じて残留している空間電荷、及び行選択(走査)の上流側のセルでのアドレス放電で生じた空間電荷である。ところが、上流側のセルがアドレス放電を生じさせる必要のないセル(例えば書込みアドレス形式における点灯させないセル)の場合には、上流側でアドレス放電が生じないので、アドレッシング準備段階で生じて残留している空間電荷のみがブライミング効果に寄与することになる。空間電荷は時間の経過とともに減少するので、アドレッシングの終了に近づくにつれて空間電荷の残留量が少なくなると放電遅れが顕著になる。このため、比較的に遅い時期に選択される行のセルにおいて、

スキャンパルス幅で規定される行選択期間（1行分の走査時間）内にアドレス放電が起こらず、表示欠陥が生じてしまうという重大な問題があった。表示欠陥の一例としては、画面の上から下へ走査する場合に、画面の下端付近のみを帯状に点灯させる表示に際して、その帯の上端縁の一部又は全部が点灯しない“黒ノイズ”がある。特に、ストライプパターンの隔壁によって放電空間が列毎に区画されている構造では、各列内でしかプライミング効果を生む空間電荷の移動が起こらないので、表示欠陥が生じ易い。

【0007】この問題の回避手段として、行を選択するスキャンパルスの印加の直前に選択対象の行で空間電荷を形成するためのプライミング放電を起こさせる手法が提案されている（特開平9-6280号）。プライミング放電は表示内容に係わらず行内の全てのセルで生じ、アドレス放電はほぼ確実に起こる。

【0008】しかし、従来の駆動方法では、選択行に対するスキャンパルスの印加と並行して次の選択行に対してプライミング放電を生じさせるプライミングパルスを印加するので、パルス幅や波高値の最適化が難しく、制御が複雑であった。また、プライミング放電を確実に生じさせるにはパルス幅を長めに設定する必要があるもので、行毎にプライミングパルスを印加することによりアドレッシングの所要時間が延びてしまう。なお、行どうしの間でパルス印加の時期がずれるようにした場合には、行選択期間はプライミングパルス幅とスキャンパルス幅の和となり、アドレッシングの所要時間はさらに延びる。

【0009】本発明は、所要時間の延長を避けつつアドレッシングの信頼性を高めることを目的としている。

【0010】

【課題を解決するための手段】本発明においては、画面表示における表示データといった状態設定データに応じてセルの状態を制御するアドレッシングにおいて、アドレス放電の有無ではなくアドレス放電の強弱（電荷移動量の大小）を選択する。すなわち、アドレッシング対象の全てのセルに対して、表示内容に係わらず最低限の強度以上のアドレス放電を生じさせるための電圧を印加する。放電の強度は印加電圧に依存する。

【0011】例えば線順次のアドレッシングの場合、選択行に属した全てのセルにおいて、次に選択される行でのプライミング効果に寄与する空間電荷が生じる。したがって、アドレス放電による空間電荷が有効となるように n 番目と $(n+1)$ 番目の選択行どうしの距離が所定範囲内となるような順序で行選択を行えば、どのような表示パターンであってもアドレス放電を確実に生じさせることができる。アドレス放電の確率が高まる分だけスキャンパルス幅を短くして表示を高速化することができる。

【0012】各セルに壁電荷が帯電する構造のガス表示

パネルのアドレッシングでは、アドレス放電によって壁電圧が変化する。したがって、変化後の壁電圧が所望値となるように、変化量を見込んで変化以前の壁電圧（目標値）を設定する。

【0013】図1(a)及び(b)は本発明を適用したAC型PDPのアドレッシングにおける壁電圧の変化を示す図である。

【0014】放電の強度設定によって壁電圧の変化量を調整することはできる。ただし、電極電位の変化は高電位から低電位へ又はその逆のどちらかとなるので、点灯の要否と放電の強弱との組合せは次の2とおりとなる。

【0015】書込みアドレス形式の場合には、アドレス過程の前処理として主電極間の壁電圧 V_w を点灯維持放電が起きない非点灯範囲内の値 V_{w1} にしておく。非点灯範囲とは、壁電圧 V_w と同極性の点灯維持電圧を印加してもセル電圧が放電開始電圧を越えない範囲であり、その下限値は負極性の閾値 V_{th2} で上限値は正極性側の閾値 V_{th1} である。アドレス過程では、選択セル（点灯させるセル）で強いアドレス放電を生じさせ、壁電圧 V_w を以前と反対極性で点灯維持放電が起きる点灯範囲内の値に変化させる。一方、非選択セル（点灯させないセル）ではプライミングのための弱いアドレス放電を生じさせる。このとき、壁電圧 V_w は値 V_{w1} からそれより低い値（図では0）に変化する。

【0016】消去アドレス形式の場合には、アドレス過程の前処理として主電極間の壁電圧 V_w を点灯維持放電が起きる点灯範囲内の値 V_{w2} にしておく。アドレス過程では、非選択セルで強いアドレス放電を生じさせ、壁電圧 V_w を値 V_{w2} から非点灯範囲内の値（図では0）に変化させる。一方、選択セルではプライミングのための弱いアドレス放電を生じさせる。このとき、壁電圧 V_w は値 V_{w2} からそれより点灯範囲内の値 V_{w2}' に変化する。

【0017】請求項1の発明の方法は、縦横に並んだセルに対して各セルの状態を設定する線順次のアドレッシングを行うガス放電パネルの駆動方法であって、アドレッシングにおける各行選択毎に、選択した行に属する全てのセルでそれぞれに該当する状態設定データに応じた強度の放電を生じさせるものである。

【0018】請求項2の発明の方法は、画面を構成する縦横に並んだセルに対して、各セルの状態を設定する線順次のアドレッシングを行うガス放電パネルの駆動方法であって、アドレッシングにおける各行選択毎に、選択した行に属する全てのセルでそれぞれに該当する表示データに応じた強度の放電を生じさせるものである。

【0019】請求項3の発明の方法は、縦横に並ぶセルからなる画面を有し、各セルにおいて行選択のためのスキャン電極と列選択のためのデータ電極とが交差し、当該スキャン電極及びデータ電極の少なくとも一方が壁電圧を生じさせるための誘電体層で覆われ、各列において

全長にわたって放電空間が連続した構造のガス放電パネルの駆動方法であって、前記画面の全てのセルの壁電圧を2値の表示データに応じて制御する線順次のアドレッシング、及び全てのセルに交流電圧を印加する点灯維持とを繰り返し行い、前記アドレッシングとして、各行選択毎に選択した行に属する全てのセルで、それぞれに該当する表示データに応じた第1強度又は第2強度の放電を生じさせるものである。

【0020】請求項4の発明の駆動方法は、前記アドレッシングを行う前に、選択行の全セルに準備パルスを加して当該各セルの壁電圧を所定のレベルに設定するアドレッシング準備を行い、当該アドレッシングにおいて、表示すべきセルに対しては第1強度の放電を生じさせて前記アドレッシング準備で設定された壁電圧のレベルを引き続く点灯維持動作で放電を再起するに十分なレベルに増大させ、表示しないセルに対しては第2強度の放電を生じさせて前記アドレッシング準備で設定された壁電圧のレベルを引き続く点灯維持動作で放電が再起不能となるレベルに低減させるものである。

【0021】請求項5の発明の駆動方法は、前記アドレッシングを行う前に、選択行の全セルに準備パルスを加して当該各セルの壁電圧を所定のレベルに設定するアドレッシング準備を行い、当該アドレッシングにおいて、表示すべきセルに対しては第1強度の放電を生じさせて前記アドレッシング準備で設定された壁電圧のレベルを引き続く点灯維持動作で放電を再起するに十分なレベルに維持させ、表示しないセルに対しては第2強度の放電を生じさせて前記アドレッシング準備で設定された壁電圧のレベルを引き続く点灯維持動作で放電が再起不能となるレベルに低減させるものである。

【0022】請求項6の発明の駆動方法は、前記スキャン電極に対する個別の電位制御による行選択に同期して、前記データ電極のそれぞれを1行分の表示データに応じて第1電位又は第2電位にバイアスするものである。

【0023】請求項7の発明の駆動方法は、前記アドレッシングにおける各行選択毎に、選択した行に属する全てのセルで1回ずつ放電を生じさせるものである。

【0024】請求項8の発明の駆動方法は、2番目以降の行選択においてそれ以前の行選択における放電がプライミング放電として有効になる順序で行選択を行うものである。

【0025】請求項9の発明の駆動方法は、前記画面の行を奇数番目の組と偶数番目の組とに分けて、組毎に時分割でアドレッシングを行い、その際に先の組のアドレッシングと後の組のアドレッシングとの間に、当該後の組に属した全てのセルに対してプライミング放電を生じさせるための電圧を印加するものである。

【0026】請求項10の発明の駆動方法は、前記画面の列方向の外側に、前記スキャン電極と同等の1以上の

補助電極を設け、前記アドレッシングにおいて、第1番目の行選択の以前に前記補助電極に対してプライミング放電を生じさせるための電圧を印加するものである。

【0027】請求項11の発明の駆動方法は、前記画面の行を奇数番目の組と偶数番目の組とに分けて、組毎に時分割でアドレッシングを行い、その際に先の組のアドレッシングと後の組のアドレッシングとの間に、当該後の組の最初に選択する行に近い前記補助電極に対してプライミング放電を生じさせるための電圧を印加するものである。

【0028】請求項12の発明の装置は、縦横に並ぶセルからなる画面を有し、各セルにおいて行選択のためのスキャン電極と列選択のためのデータ電極とが交差し、当該スキャン電極及びデータ電極の少なくとも一方が壁電圧を生じさせるための誘電体層で覆われ、各列において全長にわたって放電空間が連続した構造のガス放電パネルと、前記画面の全てのセルの壁電圧を2値の表示データに応じて制御する線順次のアドレッシング、及び全てのセルに交流電圧を印加する点灯維持とを繰り返し行う駆動回路とを備え、前記駆動回路が、前記アドレッシングとして、各行選択毎に選択した行に属する全てのセルで、それぞれに該当する表示データに応じた第1強度又は第2強度の放電を生じさせるものである。

【0029】請求項13の発明の表示装置は、アドレッシングに先立つアドレッシング準備において、アドレッシングにおいて放電が生じるセルの電極間に、第1設定値から第2設定値まで単調に上昇する電圧を印加する駆動回路を備え、当該駆動回路は当該アドレッシング準備として、当該電圧の上昇期間内に当該セルにおいて複数回の放電又は連続的な放電を生じさせて電極間の壁電圧を調整するものである。

【0030】請求項14の発明の駆動方法は、アドレッシングに先立つアドレッシング準備において、アドレッシングにおいて放電が生じるセルの電極間に、第1設定値から第2設定値まで単調に上昇する電圧を印加することによって、当該電圧の上昇期間内に当該セルにおいて複数回の放電又は連続的な放電を生じさせて電極間の壁電圧を調整するものである。

【0031】請求項15の発明の駆動方法は、縦横に並んだセルに対して各セルの状態を設定する点順次のアドレッシングを行うガス放電パネルの駆動方法であって、アドレッシングにおける各セル選択毎に、選択したセルでそれに該当する状態設定データに応じた強度の放電を生じさせるものである。

【0032】請求項16の発明の駆動方法は、壁電荷によるメモリ機能を有する複数の放電セルがマトリクス状に配列されたガス放電パネルの駆動方法であって、マトリクス配列された全ての放電セルに所定の準備パルスを同時に印加して当該各放電セルの壁電荷を所定のレベルに設定するアドレス準備ステップと、前記壁電荷が形成

された全放電セルに線順次のアドレス放電を行わせるアドレスステップと、マトリクス配列された全ての放電セルに所定のサステインパルスを共通に印加して前記アドレスされた放電セルに維持放電を行わせる表示ステップとを有し、前記アドレスステップにおいて、アドレスすべき放電セルに対しては引き続き表示ステップで放電を再起するに十分な壁電荷を蓄積できるレベルの放電用電圧を印加することにより第1強度の放電を生じさせ、アドレスしない放電セルに対しては前記アドレス準備ステップに設定された壁電荷のレベルを引き続き表示ステップで放電が再起不能となるレベルに低減させる第2強度の放電を生じさせるものである。

【0033】

【発明の実施の形態】図2は本発明に係るプラズマ表示装置100の構成図である。

【0034】プラズマ表示装置100は、マトリクス形式の薄型カラー表示デバイスであるAC型のPDP1と、m列n行の画面ESを構成する縦横に並んだ多数のセルCを選択的に点灯させるための駆動ユニット80とから構成されており、壁掛け式テレビジョン受像機、コンピュータシステムのモニターなどとして利用される。

【0035】PDP1は、点灯維持放電（表示放電ともいう）を生じさせるための電極対をなす主電極X、Yが平行配置され、各セルCにおいて主電極X、Yとアドレス電極Aとが交差する3電極面放電構造をとる。主電極X、Yは画面ESの行方向（水平方向）に伸び、主電極Yはアドレッシングに際して行単位にセルCを選択するためのスキャン電極として用いられる。アドレス電極Aは列方向（垂直方向）に伸びており、列単位にセルCを選択するためのデータ電極として用いられる。基板面のうちの主電極群とアドレス電極群とが交差する範囲が表示領域（すなわち画面ES）となる。

【0036】駆動ユニット80は、コントローラ81、データ処理回路83、電源回路84、Xドライバ85、スキャンドライバ86、Y共通ドライバ87、及びアドレスドライバ89を有している。なお、駆動ユニット80はPDP1の背面側に配置され、各ドライバとPDP1の電極とが図示しないフレキシブルケーブルで電気的に接続される。駆動ユニット80にはTVチューナ、コンピュータなどの外部装置からR、G、Bの各色の輝度レベル（階調レベル）を示す画素単位のフィールドデータDFが、各種の同期信号とともに入力される。

【0037】フィールドデータDFは、データ処理回路83におけるフレームメモリ830に一旦格納された後、サブフィールドデータDs fに変換される。サブフィールドデータDs fはフレームメモリ830に格納され、適時にアドレスドライバ89に転送される。サブフィールドデータDs fの各ビットの値は、後述する階調再現のためのサブフィールドにおけるセルの点灯の要否を示す情報、厳密にはアドレス放電の要否を示す情報で

ある。

【0038】Xドライバ85は全ての主電極Xに一括に駆動電圧を印加する。主電極Xの電気的な共通化は図示のようなパネル上の連結に限られず、Xドライバ85の内部配線、又は接続用ケーブル上での配線により行うことができる。スキャンドライバ86はアドレッシングにおいて選択行の主電極Yに駆動電圧を印加する。Y共通ドライバ87は点灯維持に際して全ての主電極Yに一括に駆動電圧を印加する。また、アドレスドライバ89はサブフィールドデータDs fに応じて計m本のアドレス電極Aに第1又は第2の強度のアドレス放電を生じさせるための駆動電圧を印加する。これらドライバには電源回路84から図示しない配線導体を介して所定の電力が供給される。

【0039】図3はPDP1の内部構造を示す斜視図である。

【0040】PDP1では、前面側基板構体の基材であるガラス基板11の内面に、行毎に一对ずつ主電極X、Yが配列されている。行は画面における水平方向のセル列である。主電極X、Yは、それぞれが透明導電膜41と金属膜（バス導体）42とからなり、低融点ガラスからなる厚さ30 μ m程度の誘電体層17で被覆されている。誘電体層17の表面にはマグネシア（MgO）からなる厚さ数千オングストロームの保護膜18が設けられている。アドレス電極Aは、背面側基板構体の基材であるガラス基板21の内面に配列されており、厚さ10 μ m程度の誘電体層24によって被覆されている。誘電体層24の上には、高さ150 μ mの平面視直線帯状の隔壁29が各アドレス電極Aの間に1つずつ設けられている。これらの隔壁29によって放電空間30が行方向にサブピクセル（単位発光領域）毎に区画され、且つ放電空間30の間隙寸法が規定されている。そして、アドレス電極Aの上方及び隔壁29の側面を含めて背面側の内面を被覆するように、カラー表示のためのR、G、Bの3色の蛍光体層28R、28G、28Bが設けられている。放電空間30には主成分のネオンにキセノンを混合した放電ガスが充填されており、蛍光体層28R、28G、28Bは放電時にキセノンが放つ紫外線によって局部的に励起されて発光する。表示の1ピクセル（画素）は行方向に並ぶ3個のサブピクセルで構成される。各サブピクセル内の構造体がセル（表示素子）Cである。隔壁29の配置パターンがストライプパターンであることから、放電空間30のうちの各列に対応した部分は全ての行に跨がって列方向に連続している。

【0041】以下、プラズマ表示装置100におけるPDP1の駆動方法を説明する。最初に階調再現の概要を説明し、その後に本発明に特有の駆動シーケンスについて詳述する。

【0042】図4はフィールド構成を示す図である。

【0043】テレビジョン映像の表示においては、2値

の点灯制御によって階調再現を行うために、入力画像である時系列の各フィールド f （符号の添字は表示順位を表す）を例えば8個のサブフレーム $sf1, sf2, sf3, sf4, sf5, sf6, sf7, sf8$ に分割する。言い換えれば、フレームを構成する各フィールド f を8個のサブフレーム $sf1 \sim sf8$ の集合に置き換える。なお、コンピュータ出力などのノンインタレース形式の画像を再生する場合には、各フレームを8分割する。そして、これらサブフィールド $sf1 \sim sf8$ における輝度の相対比率がおおよそ $1:2:4:8:16:32:64:128$ となるように重み付けをして各サブフィールド $sf1 \sim sf8$ の点灯維持放電の回数を設定する。サブフィールド単位の点灯／非点灯の組合せでRGBの各色毎に256段階の輝度設定を行うことができるので、表示可能な色数は 256^3 となる。ただし、サブフィールド $sf1 \sim sf8$ を輝度の重みの順に表示する必要はない。例えば重みの大きいサブフィールド $sf8$ をフィールド期間 Tf の中間に配置するといった最適化を行うことができる。

【0044】各サブフィールド sf_j ($j=1 \sim 8$)に割り当てるサブフィールド期間 Tsf_j は、ランプ電圧による電荷調整を行う準備期間 TR 、表示内容に応じた帯電分布を形成するアドレス期間 TA 、及び階調レベルに応じた輝度を確保するために点灯状態を維持するサステイン期間 TS からなる。各サブフィールド期間 Tsf_j において、準備期間 TR 及びアドレス期間 TA の長さは輝度の重みに係わらず一定であるが、サステイン期間 TS の長さは輝度の重みが大きいほど長い。つまり、1つのフィールド f に対応する8つのサブフィールド期間 Tsf_j の長さは互いに異なる。

【0045】図5は駆動シーケンスの第1例を示す電圧波形図である。同図では、主電極 X, Y の符号には対応する行の配列順位を示す文字(1, 2... n)を添え、アドレス電極 A の符号には対応する列の配列順位を示す文字(1... m)を添えてある。以下に説明する他の図においても同様である。

【0046】サブフィールド毎に繰り返される駆動シーケンスの概要は次のとおりである。

【0047】準備期間 TR においては、全てのアドレス電極 $A1 \sim Am$ に対してパルス $Pra1$ とそれの反対極性のパルス $Pra2$ とを順に印加し、全ての主電極 $X1 \sim Xn$ に対してパルス $Prx1$ とそれの反対極性のパルス $Prx2$ とを順に印加し、全ての主電極 $Y1 \sim Yn$ に対してパルス $Pry1$ とそれの反対極性のパルス $Pry2$ とを順に印加する。ここでいうパルスの印加とは、一時的に電極を基準電位（例えば接地電位）と異なる電位にバイアスすることである。本例において、パルス $Pra1, Pra2, Prx1, Prx2, Pry1, Pry2$ は微小放電の生じる変化率のランプ電圧パルスである。また、パルス $Pra1, Prx1$ は負極性であり、

パルス $Pry1$ は正極性である。ランプ波形のパルス $Pra2, Prx2, Pry2$ の印加により、壁電圧を放電開始電圧とパルス振幅との差に相当する値に調整することができる。パルス $Pra1, Prx1, Pry1$ は、1つ前のサブフィールドにおいて点灯した“前回点灯セル”及び点灯しなかった“前回非点灯セル”に適当な壁電圧を生じさせるために印加される。

【0048】アドレス期間 TA においては、主電極 $Y1 \sim Yn$ に配列順にスキャンパルス Py を印加する。この行選択と同時に、アドレス電極 $A1 \sim Am$ に対して、スキャンパルス Py と反対極性であって選択行のサブフィールドデータ Dsf に応じた波高値のアドレスパルス Pa を印加する。すなわち、選択セルで強い放電を生じさせ、非選択セルで弱い放電を生じさせる。スキャンパルス Py とアドレスパルス Pa との印加により、アドレス電極 A と主電極 Y との間で放電が起こり、それがトリガーとなって主電極 X, Y の間でも放電が起こる。これら一連の放電であるアドレス放電には、アドレス電極 A と主電極 Y との間（以下、電極間隙 AY という）の放電開始電圧 Vf_{AY} と、主電極 X, Y の間（以下、電極間隙 XY という）の放電開始電圧 Vf_{XY} とが係わる。したがって、上述の準備期間 TR においては、電極間隙 XY と電極間隙 AY の双方について壁電圧の調整を行うのである。 AY 間の壁電圧は主電極 Y にスキャンパルス Py を印加する以前に放電が起きない程度の値であればよい。

【0049】サステイン期間 TS においては、最初に全ての主電極 $Y1 \sim Yn$ に対して所定極性（例示では正極性）のサステインパルス Ps を印加する。その後、主電極 $X1 \sim Xn$ と主電極 $Y1 \sim Yn$ とに対して交互にサステインパルス Ps を印加する。本例では最終のサステインパルス Ps は主電極 $X1 \sim Xn$ に印加される。サステインパルス Ps の印加によって、アドレス期間 TA において壁電荷の残された今回点灯セルで面放電が生じる。そして、面放電が生じる毎に電極間の壁電圧の極性が反転する。なお、サステイン期間 TS にわたって不要の放電を防止するために全てのアドレス電極 $A1 \sim Am$ をサステインパルス Ps と同極性にバイアスする。

【0050】ここで、準備期間 TR の終了時における電極間隙 XY の壁電圧を $Vw1$ (X 側を正)とし、サステイン期間 TS においてセルが点灯する電極間隙 XY の壁電圧の最小値を V_{TH} (絶対値)とする。PDP1においては主電極 X, Y は面放電ギャップに対して対称配置されているので、図1に示した閾値 V_{th1}, V_{th2} について $V_{th1} = V_{TH}, V_{th2} = -V_{TH}$ の関係がある。選択セルについては、強いアドレス放電により、電極間隙 XY の壁電圧を $Vw1$ から $-V_{TH}$ 以下に変化させる。非選択セルについては、弱いアドレス放電により、電極間隙 XY の壁電圧を $-V_{TH}$ よりも高く、 V_{TH} よりも低い値（好ましくは0又はそれに近い値）に変化させる。

【0051】アドレス放電の制御のためには、準備処理において特願平10-157107号の手法で壁電圧を調整しておくことが望ましい。準備処理にランプ波を用いると、壁電圧の調整がやり易い。ランプ波電圧を印加して複数の微小放電が連続的に起きる状態又は連続的な放電が起きる状態になると、放電中の印加電圧と壁電圧の和が放電開始電圧近傍に保たれる。したがって、放電開始電圧とランプ波のピーク電圧（パルス振幅）との差がランプ波印加後の壁電圧となる。また、矩形波に比べて、ランプ波の方が発光量が少なく、背景輝度の低減の観点でも有利である。

【0052】また、準備処理に用いる電圧波形は、ランプ波に限定されず、電極間の電圧が、第1設定値から第2設定値まで単調に上昇し、この上昇期間内に複数の微小放電が連続的に起きる状態又は連続的な放電が起きる状態が実現できればよい。例えばランプ波形の他に図12に例示した鈍波波形又は階段波形であってもよく、ランプ波形、鈍波波形、及び階段波形のうちの複数を組み合わせた波形でもよい。

【0053】印加電圧の具体例は次のとおりである。電極間隙XYの放電開始電圧は220ボルトであり、電極間隙AYの放電開始電圧は170ボルトである。なお、以下では、印加電圧及び壁電圧の極性について、電極間隙XYではX側を正とし、電極間隙AYではA側を正とする。

【0054】準備期間TRにおいて、パルスPra1, Prx1, Pry1のパルス幅は $70\mu\text{s}$ 、電極間隙XYの電位変化率は $-4.2\text{V}/\mu\text{s}$ で到達電圧は -300V 、電極間隙AYの電位変化率は $-2.8\text{V}/\mu\text{s}$ で到達電圧は -200V である。パルス印加終了時点の壁電圧は、電極間隙XYが80V、電極間隙AYが30Vである。パルスPra2, Prx2, Pry2のパルス幅は $25\mu\text{s}$ 、電極間隙XYの電位変化率は $6.8\text{V}/\mu\text{s}$ で到達電圧は170Vである。電極間隙AYの電位変化率は $6.8\text{V}/\mu\text{s}$ で到達電圧は170Vである。準備期間終了時点の壁電圧は、電極間隙XYが50V、電極間隙AYが0Vである。

【0055】アドレス期間TAにおいて、強いアドレス放電に係るアドレス電極電位は80V、弱いアドレス放電に係るアドレス電極電位は0V、主電極Xの電位は80Vである。スキャンパルス印加時の主電極Yの電位は -140V 、スキャンパルス印加時以外の主電極Yの電位は0Vである。強いアドレス放電終了時点の電極間隙XYの壁電圧は -120V 、弱いアドレス放電終了時点の電極間隙XYの壁電圧は0Vである。

【0056】サステイン期間TSにおいて、サステインパルスPsの振幅は170V、アドレス電極電位は85Vである。このとき、点灯維持放電が起きるための壁電圧の最小値は70Vである。

【0057】従来では1行のアドレッシングに $3\mu\text{s}$ を

必要としていたが、本例では行選択の上流側でのアドレス放電が下流側でのブライミングに寄与するので、パルス幅 $1\mu\text{s}$ のアドレスパルスPaで安定したアドレッシングが可能となった。

【0058】図6は駆動シーケンスの第2例を示す電圧波形図である。本例は消去アドレス形式であって非選択セルで強い放電を生じさせるものである。

【0059】準備期間TRでは図5の例と同様にランプ波形のパルスを印加して電極間隙XYの壁電圧を準備過程の目標値に制御する。

【0060】アドレス期間TRにおいては、スキャンパルス印加時に、選択セルで弱いアドレス放電を生じさせる。放電の強度は、アドレス放電後の電極間隙XYの壁電圧が点灯範囲内にとどまる値とする。非選択セルではスキャンパルス印加時に強いアドレス放電を生じさせ、電極間隙XYの壁電圧を非点灯範囲内の値に変化させる。スキャンパルス印加時の放電の強弱をアドレス電極の電位によって制御することは図5の例と同様である。

【0061】準備期間終了時の電極間隙XYの壁電圧を V_{w2} （X側を正）とし、サステイン期間TSにおいてセルが点灯する電極間隙XYの壁電圧の最小値を V_{TH} （絶対値）とする。選択セルについては、弱いアドレス放電によって電極間隙XYの壁電圧を V_{w2} から V_{th} 以上にとどまる範囲で変化させる。非選択セルについては、強いアドレス放電によって電極間隙XYの壁電圧を $-V_{TH}$ よりも高く、 V_{TH} よりも低い値（好ましくは0又はそれに近い値）に変化させる。

【0062】印加電圧の具体例は次のとおりである。電極間隙XYの放電開始電圧は220ボルトであり、電極間隙AYの放電開始電圧は170ボルトである。なお、以下では、印加電圧及び壁電圧の極性について、電極間隙XYではX側を正とし、電極間隙AYではA側を正とする。

【0063】準備期間TRにおいて、パルスPra1, Prx1, Pry1のパルス幅は $70\mu\text{s}$ 、電極間隙XYの電位変化率は $-6.0\text{V}/\mu\text{s}$ で到達電圧は -420V 、電極間隙AYの電位変化率は $-3.6\text{V}/\mu\text{s}$ で到達電圧は -250V である。パルス印加終了時点の壁電圧は、電極間隙XYが170V、電極間隙AYが80Vである。パルスPra2, Prx2, Pry2のパルス幅は $25\mu\text{s}$ 、電極間隙XYの電位変化率は $2.0\text{V}/\mu\text{s}$ で到達電圧は50Vである。電極間隙AYの電位変化率は $5.2\text{V}/\mu\text{s}$ で到達電圧は130Vである。準備期間終了時点の壁電圧は、電極間隙XYが170V、電極間隙AYが40Vである。

【0064】アドレス期間TAにおいて、強いアドレス放電に係るアドレス電極電位は40V、弱いアドレス放電に係るアドレス電極電位は0V、主電極Xの電位は0Vである。スキャンパルス印加時の主電極Yの電位は -100V 、スキャンパルス印加時以外の主電極Yの電位

は0Vである。弱いアドレス放電終了時点の電極間隙XYの壁電圧は120V、強いアドレス放電終了時点の電極間隙XYの壁電圧は0Vである。

【0065】サステイン期間TSにおいて、サステインパルスPsの振幅は170V、アドレス電極電位は85Vである。このとき、点灯維持放電が起きるための壁電圧の最小値は70Vである。

【0066】本例においても行選択の上流側でのアドレス放電が下流側でのプライミングに寄与するので、パルス幅1 μ sのアドレスパルスPaで安定したアドレッシングが可能である。

【0067】図7は駆動シーケンスの第3例を示す電圧波形図である。

【0068】アドレッシングにおいて行選択を配列順に行う必要はない。つまり、ある行でのアドレス放電によって供給される空間電荷がその後のアドレス放電に対するプライミング効果に寄与する距離範囲であればよい。図7では偶数行と奇数行とが交互に選択され、偶数及び奇数の各群については上から下への配列順に走査されている。奇数行から偶数行への選択の切り換えでは2行を飛ばして行選択を行われる。25インチサイズのSXGA仕様の画面構成において2行置きで行選択でも十分なプライミング効果が得られた。

【0069】図8は駆動シーケンスの第4例を示す電圧波形図である。

【0070】画面を構成する行を奇数行の組と偶数行の組とに分け、各組毎に準備期間TR1、TR2及びアドレス期間TA1、TA2を割り当てる。サステイン期間TSは両組に共通とする。

【0071】アドレス過程を2分割することにより、選択行の主電極Xの電位と選択行に隣接する非選択行の主電極Xの電位とを異ならせることができ、アドレス放電で生じた空間電荷の列方向の伝播を制御することができる。

【0072】第2番目の準備期間TR2を設けた理由は、奇数行のアドレス放電（第1アドレス過程）により、僅かながら偶数行の壁電荷の状態が乱されるので、改めて偶数行の電位調整をするためと、偶数行（第2アドレス過程）の先頭のアドレス放電に対するプライミング粒子の供給をするためである。

【0073】準備期間TR2では、奇数行の壁電荷の状態を乱さず、偶数行のみの電荷制御をする。そのため、準備期間TR2における偶数行に印加するパルスは第1番目の準備期間TR1と同一であるが、準備期間TR2における奇数行の主電極X、Yに印加するパルスをアドレス電極A1～Amに印加するパルスPra1、Pra2と同一のものとする。こうすることにより、準備期間TR2における奇数行のセル内で、電極間隙AY及び電極間隙XYの印加電圧が0になり、壁電荷状態を乱さない。

【0074】図9は第2実施形態に係る主電極配置の模式図、図10は駆動シーケンスの第5例を示す電圧波形図である。

【0075】上述の第1例～第4例においては、サブフィールドにおける最初のアドレス放電に対するプライミング粒子の供給を準備過程での放電で行っていた。より確実にプライミング粒子を供給するには、準備過程の後、アドレッシングの開始に先立ってプライミング放電を起こすのが有効である。例えば画面ESの列方向の外側に主電極X、Yと同等の補助主電極（プライミング用電極）を設け、補助主電極対でプライミング放電を起こす。図9の例では、先頭行の主電極Y1、X1の外側に補助主電極DY1、DX1が配列され、最終行の主電極Yn、Xnの外側に補助主電極DY2、DX2が配列されている。図10のように補助主電極DY1にパルスPpを印加してプライミングを起こし、それに続いて画面内で補助主電極DY1に最も近い主電極Y1から走査を始める。パルスPpの波高値はスキャンパルスPyと同じであるが、パルス幅が放電確率を高めるためにスキャンパルスPより長く設定されている。なお、補助主電極対を配列することにより、先頭行及び最終行の主電極対においても他の主電極対と同様に両側に主電極が隣接するので、放電条件が均等化されて表示品質が高まる効果も生じる。

【0076】図11は駆動シーケンスの第6例を示す電圧波形図である。

【0077】上述の第4例においては第2の準備期間TR2を設けたが、奇数行のアドレス過程による偶数行の帯電状態の乱れが十分に小さい場合には、第2の準備期間TR2を省略することもできる。ただし、後半のアドレス過程の先頭のアドレス放電に対するプライミング粒子を供給するため、補助主電極対を用いて後半のアドレス過程の前にプライミング放電を起こすのが好ましい。奇数行のアドレス過程の直前にもプライミング放電を起こしてもよい。

【0078】第4例及び第6例のように奇数行と偶数行とに分けてアドレッシングを行う場合には、奇数行の主電極Xを共通化して第1のドライバで制御し、偶数行の主電極Xを共通化して第2のドライバで制御すればよい。

【0079】以上の実施形態は主電極X、Y及びアドレス電極Aが誘電体で被覆された構造のPDP1を駆動対象としてものであった。しかし、対をなす電極の片方のみが誘電体で被覆された構造にも本発明を適用することができる。例えばアドレス電極Aを覆う誘電体がない構造、又は主電極X、Yの一方が放電空間30に露出した構造であっても電極間隙XY、AYに適当な壁電圧を生じさせることができる。印加電圧の極性、値、印加時間、上昇の変化率は例示に限定されない。また、本発明は、PDP、PALCを含む表示デバイスだけでなく、

壁電荷によるメモリ機能を利用しない構造の他のガス放電デバイスに適用可能である。ガス放電が表示のためである必要はない。

【0080】

【発明の効果】請求項1乃至請求項16の発明によれば、所要時間の延長を避けつつアドレッシングの信頼性を高めることができる。

【0081】請求項7の発明によれば、アドレッシングの所要時間を最も短くすることができる。

【0082】請求項10及び請求項11の発明によれば、画面内の各行の動作条件を描え、表示品質を高めることができる。

【0083】請求項9又は請求項11の発明によれば、アドレス放電時の選択行に隣接する非選択行の主電極の電位の自由度が増し、アドレス放電の制御性が高まる。

【0084】請求項14の発明によれば、アドレス放電を起こす前の壁電圧の調整を容易に行うことができ、アドレス放電の制御性が高まる。

【図面の簡単な説明】

【図1】本発明を適用したAC型PDPのアドレッシングにおける壁電圧の変化を示す図である。

【図2】本発明に係るプラズマ表示装置の構成図である。

【図3】PDPの内部構造を示す斜視図である。

【図4】フィールド構成を示す図である。

【図5】駆動シーケンスの第1例を示す電圧波形図である。

【図6】駆動シーケンスの第2例を示す電圧波形図である。

る。

【図7】駆動シーケンスの第3例を示す電圧波形図である。

【図8】駆動シーケンスの第4例を示す電圧波形図である。

【図9】第2実施形態に係る主電極配置の模式図である。

【図10】駆動シーケンスの第5例を示す電圧波形図である。

【図11】駆動シーケンスの第6例を示す電圧波形図である。

【図12】アドレッシング準備期間の電圧波形図である。

【符号の説明】

1 PDP（ガス放電パネル）

C セル

Dsf サブフィールドデータ（状態設定データ、表示データ）

ES 画面

Y 主電極（スキャン電極）

A アドレス電極（データ電極）

17 誘電体層

30 放電空間

TA アドレス期間（アドレッシングを行う期間）

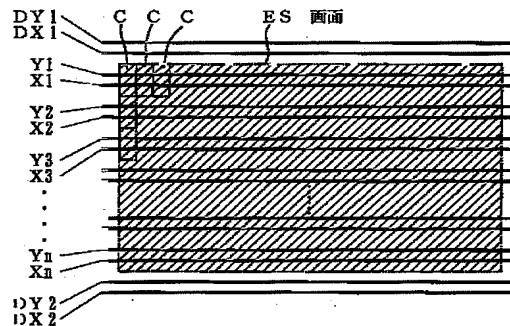
TS サステイン期間（点灯維持を行う期間）

80 駆動ユニット（駆動回路）

100 プラズマ表示装置

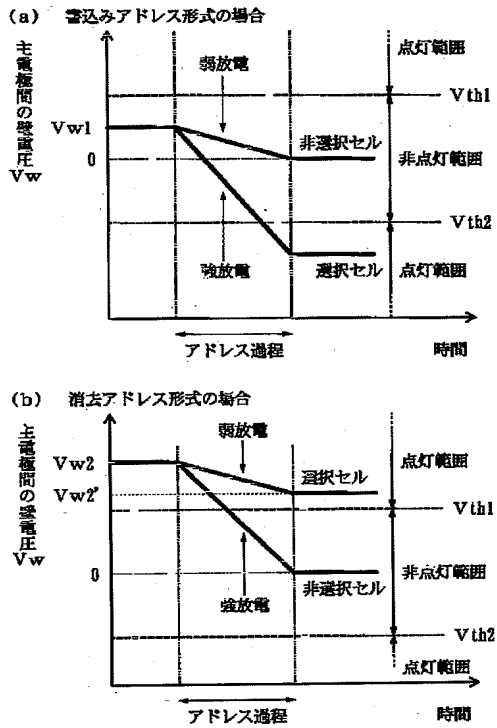
【図9】

第2実施形態に係る主電極配置の模式図



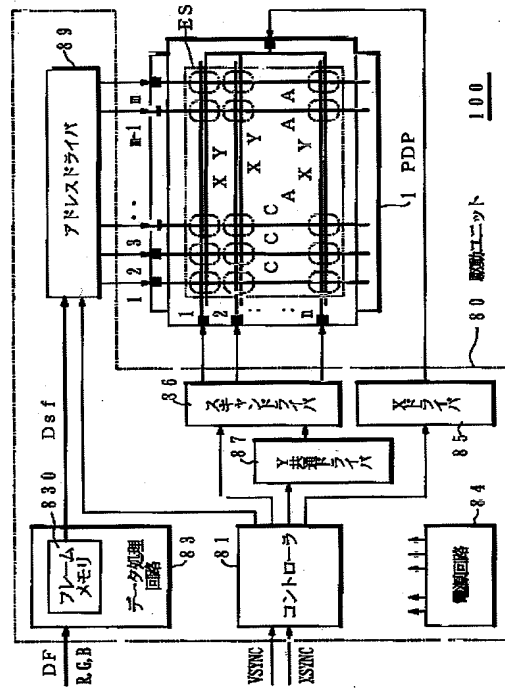
【図1】

本発明を適用したAC型PDPのアドレッシングにおける
壁電圧の変化を示す図



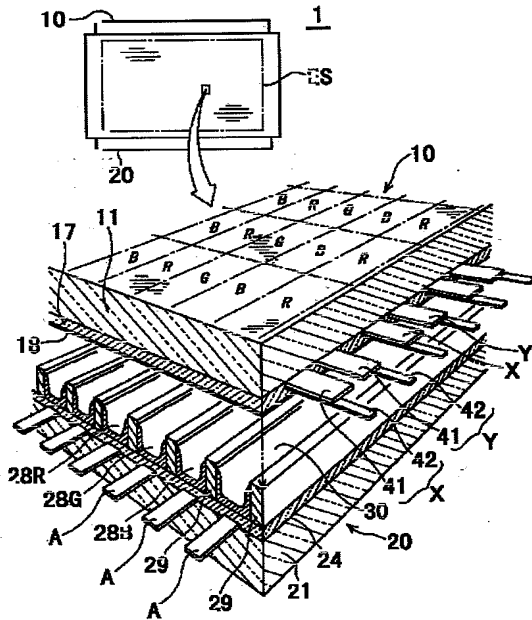
【図2】

本発明に係るプラズマ表示装置の構成図



【図3】

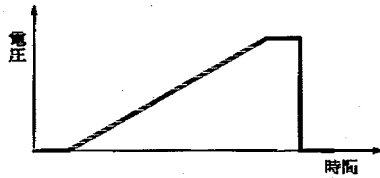
本発明に係るPDPの内部構造を示す分解斜視図



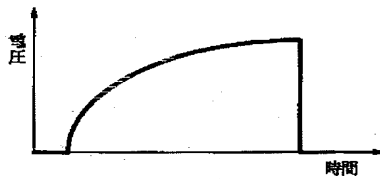
【図12】

アドレッシング準備期間の電圧波形図

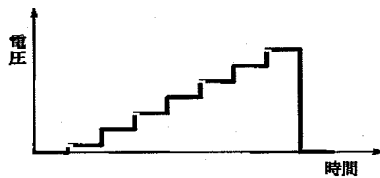
(a) ランプ波形



(b) 鈍波波形

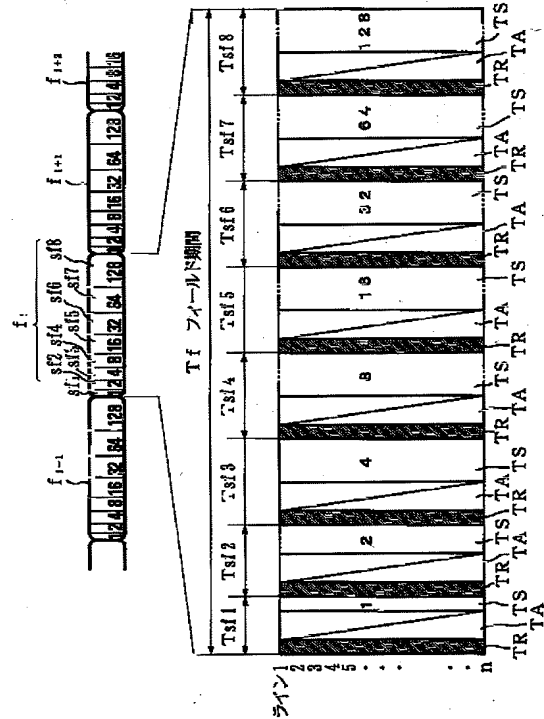


(c) 階段波形



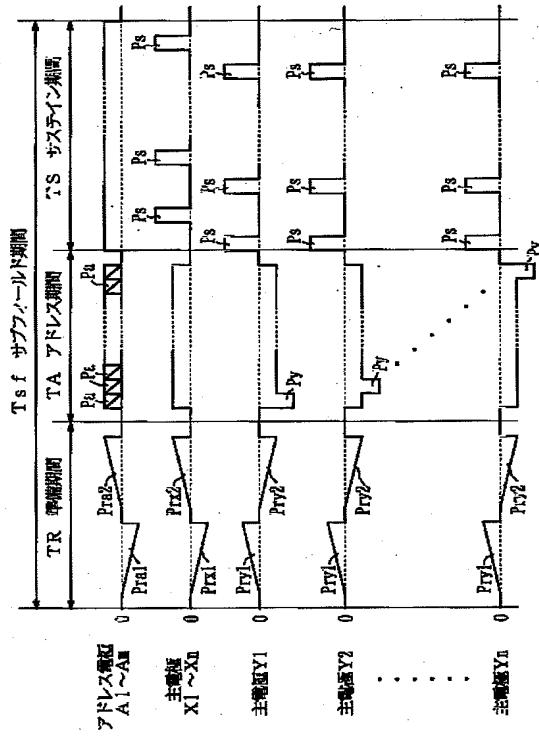
【図4】

フィールド構成を示す図



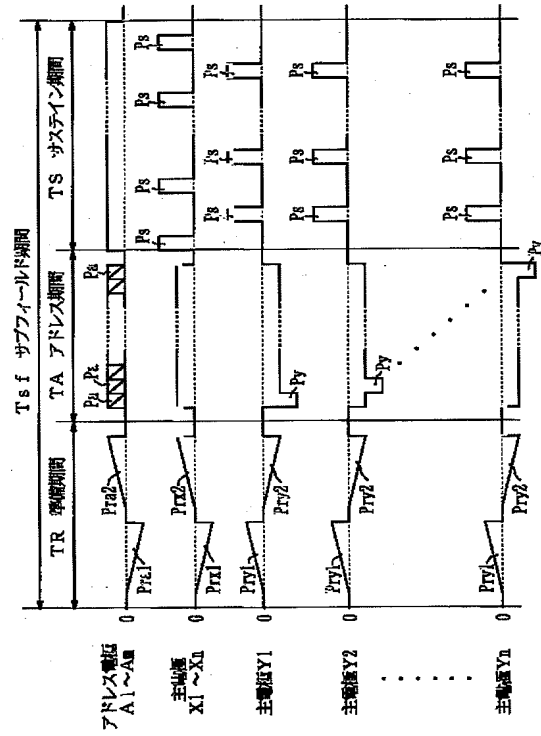
【図5】

駆動シーケンスの第1例を示す電圧波形図



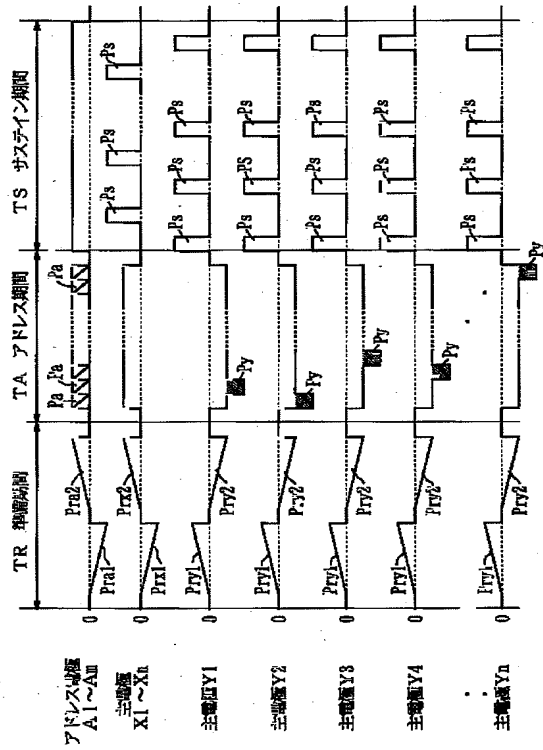
【図6】

駆動シーケンスの第2例を示す電圧波形図



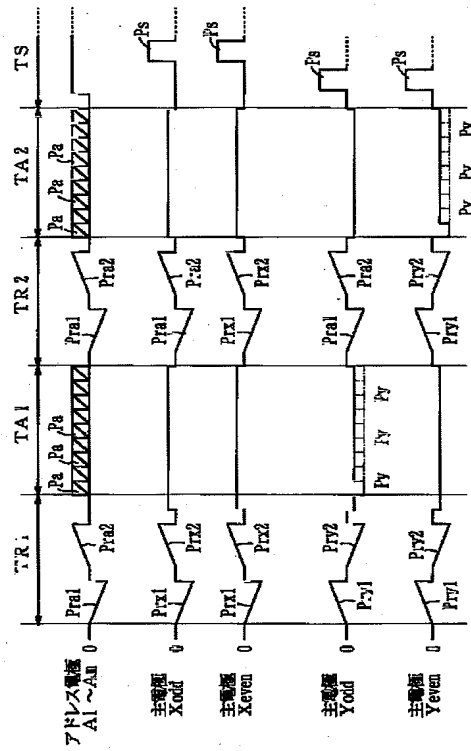
【図7】

駆動シーケンスの第3例を示す電圧波形図



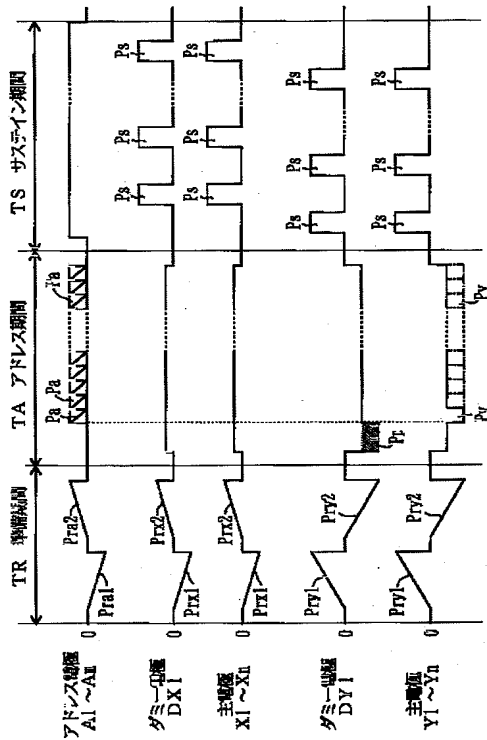
【図8】

駆動シーケンスの第4例を示す電圧波形図



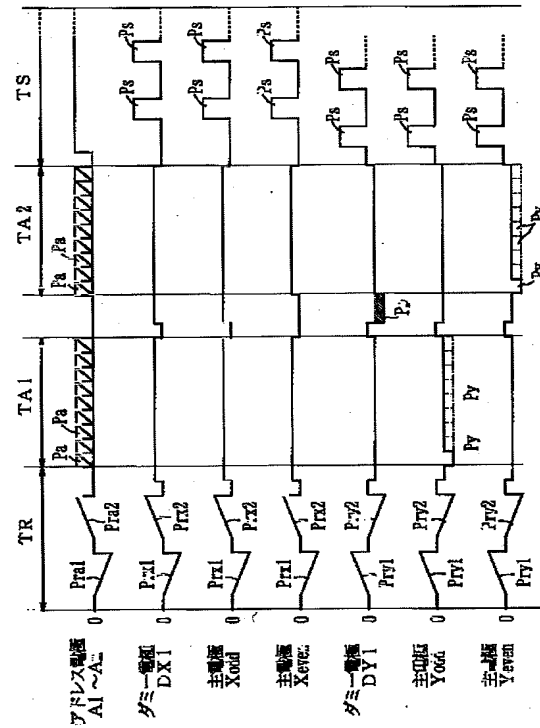
【図10】

駆動シーケンスの第5例を示す電圧波形図



【図11】

駆動シーケンスの第6例を示す電圧波形図



フロントページの続き

(72)発明者 栗本 健司
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72)発明者 岩佐 誠一
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

Fターム(参考) 5C080 AA05 BB05 CC03 DD09 EE29
EE30 FF12 GG08 HH02 HH04
HH06 JJ02 JJ04 JJ05 JJ06